

## Práctica 2

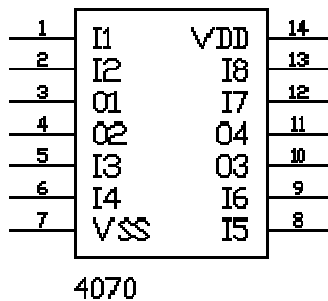
### Comprobación de códigos binarios detectores y correctores de errores

#### Descripción de la práctica:

-La práctica consiste en la simulación de una transmisión de palabras BCD enviadas con código Hamming. Para generar los bits de paridad, se emplean puertas XOR, de modo que se obtienen tres bits extras llamados X1, X2 y X3, así lo que se envían son 7 líneas, en las que se puede detectar un error en cualquiera. En el receptor se comparan los bits de paridad, y se envían a un decodificador de BCD a Decimal, éste genera tres salidas que serán las que indiquen cual de las líneas es errónea, y a través de cuatro XNOR, se repara el fallo, de modo que la recepción es exactamente la misma que el envío, siendo transparente al usuario el sistema de corrección.

#### Recursos empleados:

- Protoboard: Soporte físico del montaje.
- Fuente de alimentación
- Placa de simulación: Con ella se han generado los 4 bits enviados, se han visualizado los códigos recibidos, y el BIT de error.
- Circuito Integrado 4070: Es un chip de 14 patillas, que tiene en su interior 4 puertas lógicas OR exclusivas (XOR). El patillaje es el siguiente:



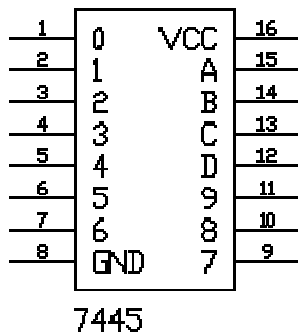
T. de Verdad		
b	a	Salida
0	0	0
0	1	1
1	0	1
1	1	0

Nº	Nombre	Descripción
1	I1	Entrada 1 de la 1ª puerta
2	I2	Entrada 2 de la 1ª puerta
3	O1	Salida de la 1ª puerta
4	O2	Salida de la 2ª puerta
5	I3	Entrada 1 de la 2ª puerta
6	I4	Entrada 2 de la 2ª puerta
7	VSS	Masa
8	I5	Entrada 1 de la 3ª puerta
9	I6	Entrada 2 de la 3ª puerta
10	O3	Salida de la 3ª puerta
11	O4	Salida de la 4ª puerta
12	I7	Entrada 1 de la 4ª puerta
13	I8	Entrada 2 de la 4ª puerta
14	VDD	+5 V Continua

-Circuito Integrado 4077: En este CI se integran 4 puertas XNOR. El patillaje es el mismo que el del 4070, lo único que cambia es su tabla de verdad, la que corresponde a este CI es la siguiente:

T. de Verdad		
b	a	Salida
0	0	1
0	1	0
1	0	0
1	1	1

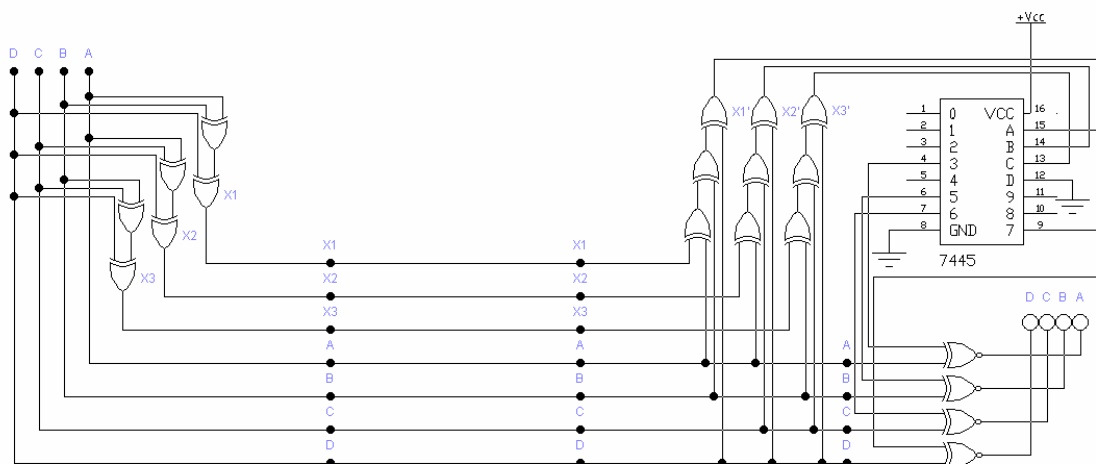
-Circuito Integrado 7445: Este CI contiene un decodificador de BCD a Decimal, gracias a el se sabe en que línea esta el error. Al introducir un dato codificado en BCD por las patillas A, B, C y D, el 7445 saca por la patilla correspondiente al código introducido, un 0, teniendo las demás a nivel alto, 1. Es por eso, porque este CI trabaja con lógica inversa, por lo que después se han de usar puertas XNOR, en vez de XOR, para que la salida la de complementada directamente. Su patillaje es el siguiente:



Nº	Nombre	Descripción
1	0	Salida decimal 0
2	1	Salida decimal 1
3	2	Salida decimal 2
4	3	Salida decimal 3
5	4	Salida decimal 4
6	5	Salida decimal 5
7	6	Salida decimal 6
8	GND	Masa
9	7	Salida decimal 7
10	8	Salida decimal 8
11	9	Salida decimal 9
12	D	Entrada D del BCD
13	C	Entrada C del BCD
14	B	Entrada B del BCD
15	A	Entrada A del BCD
16	VCC	+5V Continua

## Esquemas de los circuitos:

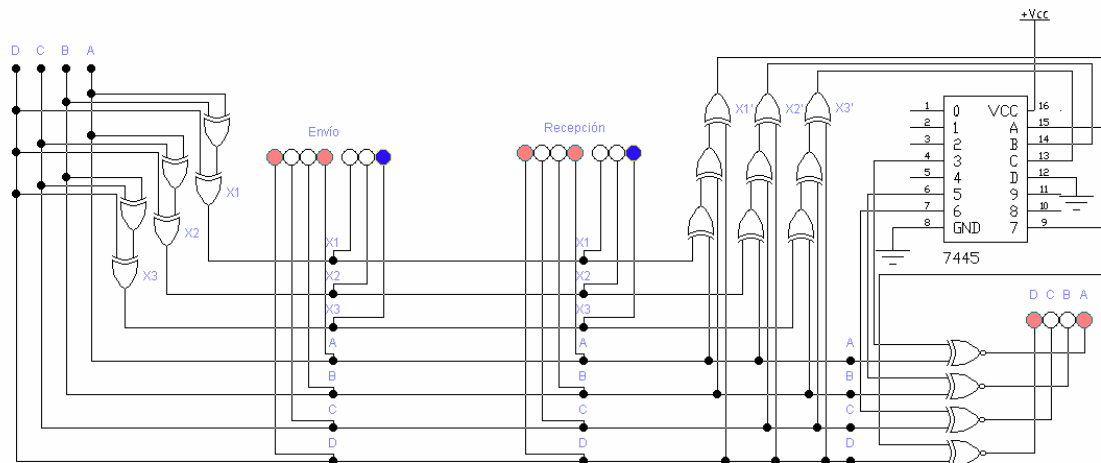
### a) Esquema del circuito:



-En este esquema se representa el circuito capaz de detectar y corregir un error en una transmisión binaria BCD codificada con el método Hamming. Se observa como en las entradas A, B, C y D (a la izquierda) se crean los bits extra de paridad, llamados X1, X2 y X3. Cada uno de esos bits está centrado en una combinación de líneas, de modo que X1 será el de paridad para A, B y D; X2 lo será para A, C y D; y X3 obtendrá la paridad de B, C y D.

Una vez obtenidos los bits de paridad, se envían por la línea, que en el esquema se representa entre nudos, para llegar al receptor, donde se creará de nuevo un BIT de paridad para cada X1, X2 y X3, que serán comparados en las terceras XOR con los X1, X2 y X3 originales, de modo que obtiene el resultado que se ha llamado X1', X2' y X3'. Estos tres bits de error se envían al decodificador BCD-Decimal, completando las patillas A, B y C; con la cuarta entrada, D, no se hace nada, así que para evitar errores por interferencias, se ha puesto a masa. El decodificador traduce los códigos generados por los bits de error, a una única salida para cada posible error en la línea, de modo que del 7445 se obtienen 4 bits, que equivaldrán al error de la línea específica si es que se genera. Como el CI 7445 trabaja con lógica inversa, en el siguiente paso hacen falta puertas que inviertan el resultado, por eso se utilizan las 4 XNOR pertenecientes al 4077. En este último, se compara el resultado del decodificador con la recepción original, de modo que cuando hay un error los bits obtenidos de las XNOR serán los mismos que los enviados originalmente, porque es aquí donde se corrige el posible error.

b) Simulación del envío sin error:

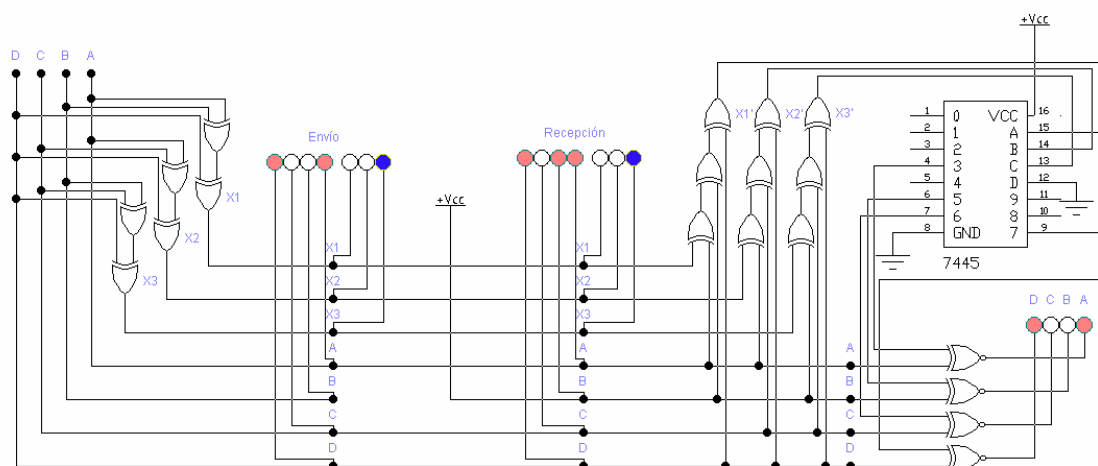


-En este esquema se simula el envío de un dato BCD, y la recepción sin error del mismo. Para ello se ha generado en la entrada el dato 1001 (9 en decimal), este dato esta visualizado en los indicadores rojos de envío, los azules serán los bits de paridad correspondientes a cada combinación, su explicación se ve claramente al observar las combinaciones:

$$\begin{array}{ll} X1 \rightarrow A + B + D & X1 \rightarrow 1 + 0 + 1 = 0 \\ X2 \rightarrow A + C + D & X2 \rightarrow 1 + 0 + 1 = 0 \\ X3 \rightarrow C + B + D & X3 \rightarrow 0 + 0 + 1 = 1 \end{array}$$

En los visualizadores de recepción, en este caso, se observa como al no haber habido ningún problema en la recepción, los datos recibidos son exactamente los mismos, de modo que X1', X2' y X3' sacarán 0 ya que no hay ningún error en la transmisión. Esos datos son enviados al decodificador, y este saca un 1 por cada patilla necesaria, así al compararlas en las puertas XNOR con los originales recibidos, el resultado es el mismo que el código enviado.

c) Simulación del envío con un error en la línea:



-En este esquema se ha generado un error en la transmisión, poniendo la línea B a +VCC, cuando lo que debería tener es un 0 lógico. La explicación de la corrección comienza en la visualización del envío, en ella se ve como los bits de paridad generados han sido los mismos que en el esquema anterior, y también son los mismos que en la recepción, pero en BIT correspondiente a la línea B se ha visto modificado, valiendo 1 cuando debería valer 0. Los Bits de paridad X1, X2 y X3 se generarán de nuevo, y se compararán con los originales en el receptor, de modo que X1' y X3' generan un error equivalente al 5 en decimal, que es lo que decodifica el 7445, sacando un 0 por su patilla número 6, y 1 por las demás. De este modo, el 0 generado en el decodificador, se compara en la segunda XNOR, y gracias a su tabla de verdad vemos como al haber un 0 (del decodificador) y un 1 del original recibido por error, saca un 0, de modo que al visualizar el resultado, la palabra recibida y corregida en BCD es la misma que la enviada, 1001 (9 en Decimal).