

Práctica 3

Análisis de circuitos con puertas lógicas

Descripción de la práctica:

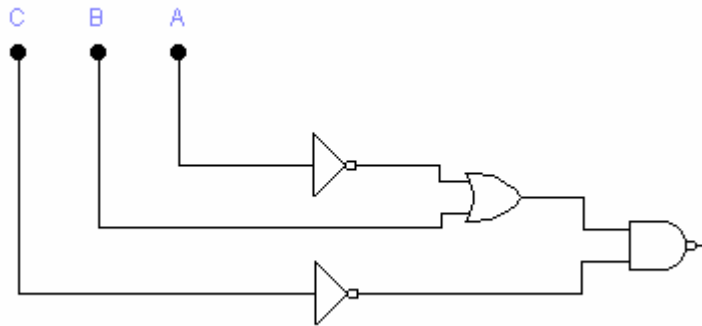
-En esta práctica se ensayarán los procesos de simplificación mediante los métodos aprendidos en clase, y también se realizarán montajes reales para observar el funcionamiento de cada ejercicio.

Recursos comunes empleados:

- Protoboard: Soporte físico del montaje.
- Fuente de alimentación: Suministra tensión al circuito.
- Placa de simulación: Con ella se han generado los bits enviados, a las funciones de entrada, y se han visualizado las salidas pertinentes.
- Circuitos Integrados: Cada uno de los integrados empleados (4070, 4077, 4069, 4081 y 4011) se encuentra descrito en el Anexo 1.

Desarrollo de ejercicios:

1º) Dado el siguiente circuito lógico:



a) Obtener la función que realiza y su tabla de verdad.

-La función que realiza el circuito mostrado es la siguiente:

$$F = c.(a+b)$$

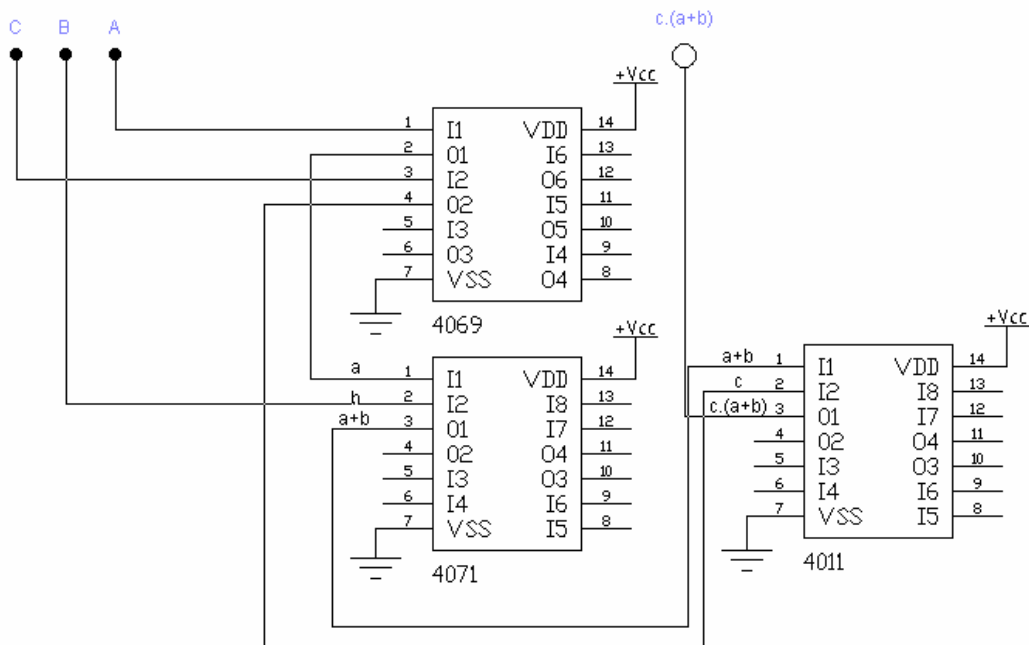
-La tabla de verdad de la función es esta:

Tabla de Verdad			
c	b	a	F
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1

1	1	1	1
---	---	---	---

b) Montar el circuito y comprobar su correcto funcionamiento:

-El circuito ha sido montado y comprobado siguiendo el esquema del circuito dado, su aplicación directa sobre los integrados utilizados esta representada por el siguiente esquema:



c) Recursos específicos empleados:

-Un circuito integrado 4069, otro 4071 y un 4011

2º) Dada la función:

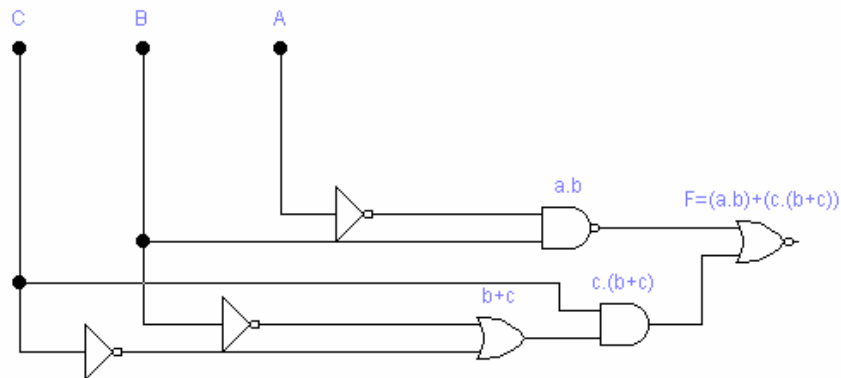
$$F = (a.b)+(c.(b+c))$$

a) Obtener su tabla de verdad:

Tabla de Verdad			
c	b	a	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

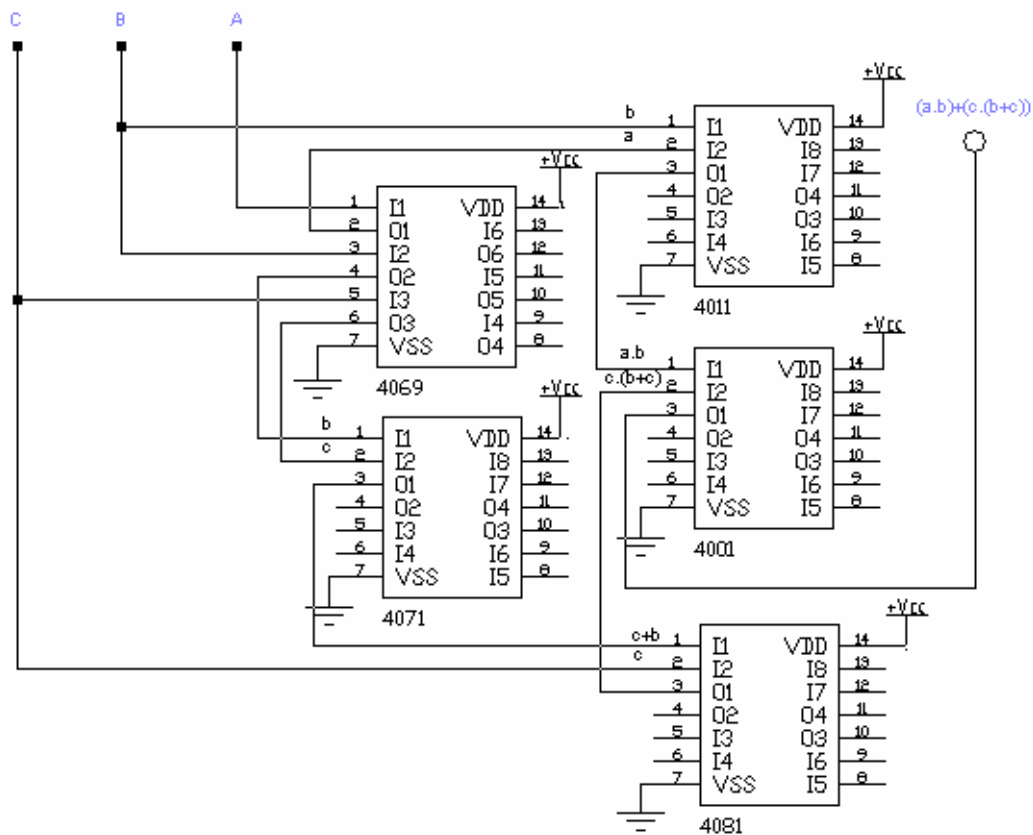
b) Implementar la función con puertas lógicas:

-El esquema con puertas lógicas es el siguiente:



c) Montar el circuito y comprobar su correcto funcionamiento:

-El montaje real del ejercicio propuesto es el siguiente:

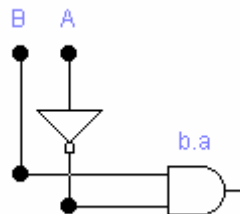


d) Aplicando las propiedades del álgebra de Boole, simplifica la función.

$$\begin{aligned}
 F &= (\mathbf{a.b})+(\mathbf{c.(b+c)})= (a+b).(c+(b.c)) \\
 F &= a.b.(c+(b.c))= a.b.(c+b.c.c) \\
 F &= a.b.(c+b) = (a.b.c)+(a.b.b) \\
 F &= (a.b.c)+(a.b); \mathbf{F= a.b}
 \end{aligned}$$

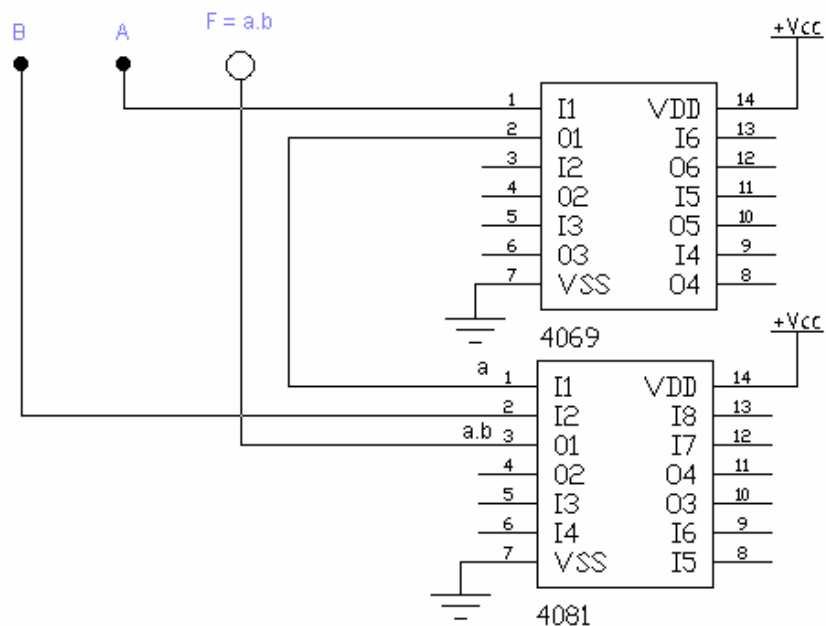
e) Implementar la función simplificada con puertas lógicas.

-La función $F = a.b$ con puertas lógicas es el siguiente esquema:



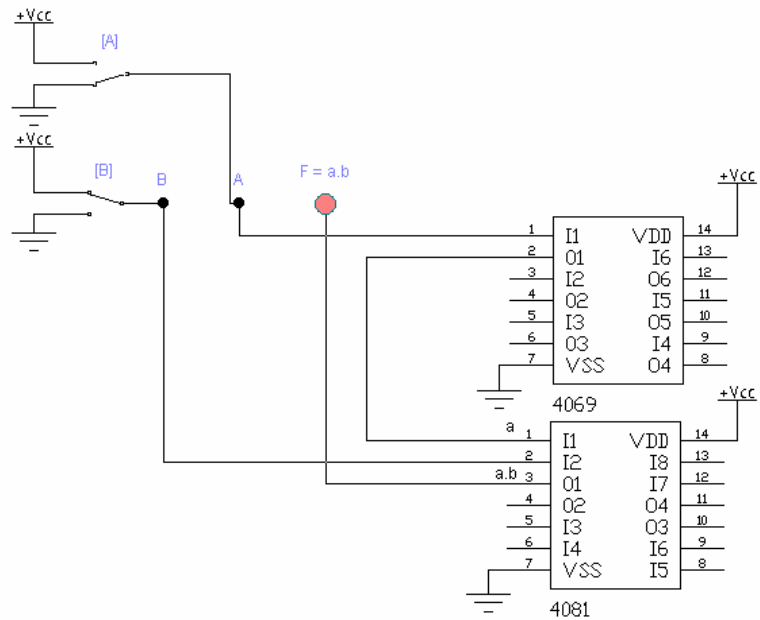
f) Montar el circuito y comprobar su funcionamiento:

El esquema del circuito anterior, con los CI pertinentes es el siguiente:



Las comprobaciones se observan en los siguientes dibujos, en los que se representa como, al introducir los datos en las entradas, se produce una reacción en la salida, acorde con la tabla de verdad del circuito.

T.V.		
b	a	F
0	0	0
0	1	0
1	0	1
1	1	0



2º) Dada la función:

$$F = (b.(c+(c.a)))+(c+(a.b))$$

a) Aplicando las leyes del álgebra de boole, simplifica la función dada.

$$F = (b.(c+(c.a)))+(c+(a.b)) = (b.(c+a))+(c.a)+(c.b)$$

$$F = c.(a+b); F = (c.a)+(c.b)$$

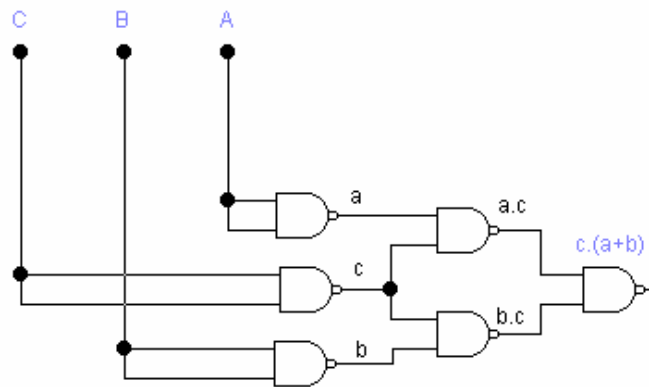
b) Obtén su tabla de verdad.

La tabla de verdad de la función $F = (c.a)+(c.b)$ es la siguiente:

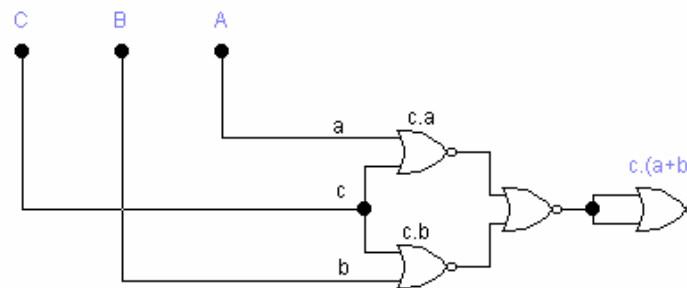
Tabla de Verdad			
c	b	a	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

c) Implementa la función mediante puertas NAND y NOR.

La implementación de la función con puertas NAND es la siguiente:

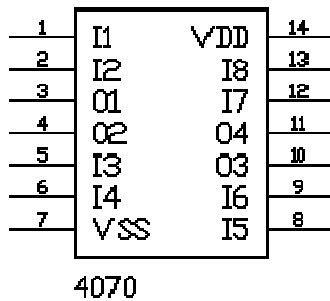


La implementación de la función a base de puertas NOR es así:



Anexo 1

-Circuito Integrado **4070**: Es un chip de 14 patillas, que tiene en su interior 4 puertas lógicas OR exclusivas (XOR). El patillaje es el siguiente:

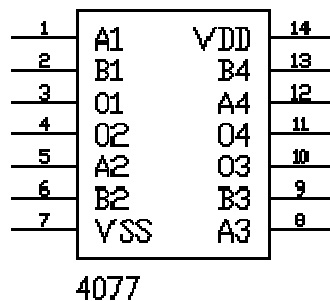


4070

T. de Verdad		
b	a	Salida
0	0	0
0	1	1
1	0	1
1	1	0

Nº	Nombre	Descripción
1	I1	Entrada 1 de la 1ª puerta
2	I2	Entrada 2 de la 1ª puerta
3	O1	Salida de la 1ª puerta
4	O2	Salida de la 2ª puerta
5	I3	Entrada 1 de la 2ª puerta
6	I4	Entrada 2 de la 2ª puerta
7	VSS	Masa
8	I5	Entrada 1 de la 3ª puerta
9	I6	Entrada 2 de la 3ª puerta
10	O3	Salida de la 3ª puerta
11	O4	Salida de la 4ª puerta
12	I7	Entrada 1 de la 4ª puerta
13	I8	Entrada 2 de la 4ª puerta
14	VDD	+5 V Continua

-Circuito Integrado **4077**: En este CI se integran 4 puertas XNOR. El patillaje es el mismo que el del 4070, pero en este caso la reacción de la puerta es la inversa a la dicha, de modo que sus especificaciones básicas son las siguientes:

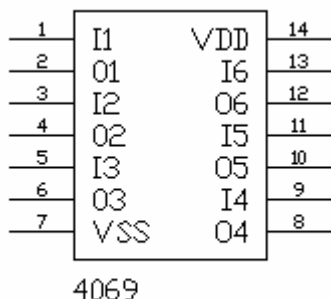


4077

T. de Verdad		
b	a	Salida
0	0	1
0	1	0
1	0	0
1	1	1

Nº	Nombre	Descripción
1	A1	Entrada 1 de la 1ª puerta
2	B1	Entrada 2 de la 1ª puerta
3	O1	Salida de la 1ª puerta
4	O2	Salida de la 2ª puerta
5	A2	Entrada 1 de la 2ª puerta
6	B2	Entrada 2 de la 2ª puerta
7	VSS	Masa
8	A3	Entrada 1 de la 3ª puerta
9	B3	Entrada 2 de la 3ª puerta
10	O3	Salida de la 3ª puerta
11	O4	Salida de la 4ª puerta
12	A4	Entrada 1 de la 4ª puerta
13	B4	Entrada 2 de la 4ª puerta
14	VDD	+5 V Continua

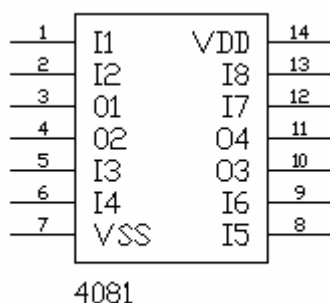
-Circuito Integrado **4069**: Este CI, integra 6 puertas inversoras **NOT**, en 14 patillas. LA filosofía de este integrado es invertir la entrada, de modo que si en una puerta se tiene un nivel alto, a la salida habrá un nivel bajo, y viceversa. Su patillaje es el siguiente:



T. de Verdad		
	a	Salida
	0	1
	1	0

Nº	Nombre	Descripción
1	I1	Entrada de la 1ª puerta
2	O1	Salida de la 1ª puerta
3	I2	Entrada de la 2ª puerta
4	O2	Salida de la 2ª puerta
5	I3	Entrada de la 3ª puerta
6	O3	Salida de la 3ª puerta
7	VSS	Masa
8	O4	Salida de la 4ª puerta
9	I4	Entrada de la 4ª puerta
10	O5	Salida de la 5ª puerta
11	I5	Entrada de la 5ª puerta
12	O6	Salida de la 6ª puerta
13	I6	Entrada de la 6ª puerta
14	VDD	+5 V Continua

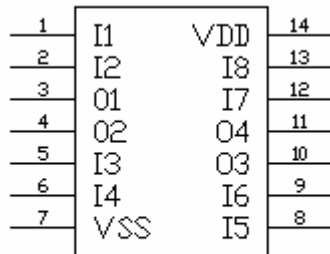
-Circuito Integrado **4081**: En el siguiente CI hay 4 puertas tipo **AND**, cuyo comportamiento y patillaje está a continuación:



T. de Verdad		
b	a	Salida
0	0	0
0	1	0
1	0	0
1	1	1

Nº	Nombre	Descripción
1	I1	Entrada 1 de la 1ª puerta
2	I2	Entrada 2 de la 1ª puerta
3	O1	Salida de la 1ª puerta
4	O2	Salida de la 2ª puerta
5	I3	Entrada 1 de la 2ª puerta
6	I4	Entrada 2 de la 2ª puerta
7	VSS	Masa
8	I5	Entrada 1 de la 3ª puerta
9	I6	Entrada 2 de la 3ª puerta
10	O3	Salida de la 3ª puerta
11	O4	Salida de la 4ª puerta
12	I7	Entrada 1 de la 4ª puerta
13	I8	Entrada 2 de la 4ª puerta
14	VDD	+5 V Continua

-Circuito Integrado **4011**: Muy similar al anterior, en este caso nos encontramos ante 4 puertas tipo **NAND**, cuyo comportamiento es el contrario a la 4081 descrita anteriormente. El patillaje y la tabla de verdad son las siguientes:



4011

T. de Verdad		
b	a	Salida
0	0	1
0	1	1
1	0	1
1	1	0

Nº	Nombre	Descripción
1	I1	Entrada 1 de la 1ª puerta
2	I2	Entrada 2 de la 1ª puerta
3	O1	Salida de la 1ª puerta
4	O2	Salida de la 2ª puerta
5	I3	Entrada 1 de la 2ª puerta
6	I4	Entrada 2 de la 2ª puerta
7	VSS	Masa
8	I5	Entrada 1 de la 3ª puerta
9	I6	Entrada 2 de la 3ª puerta
10	O3	Salida de la 3ª puerta
11	O4	Salida de la 4ª puerta
12	I7	Entrada 1 de la 4ª puerta
13	I8	Entrada 2 de la 4ª puerta
14	VDD	+5 V Continua